

应用于 WiFi6 的新型高线性度功率放大器设计

姚凤薇¹, 焦凌彬²

(1. 上海电子信息职业技术学院 通信与信息工程学院, 上海 201411;

2. 上海电机学院 电子信息学院, 上海 201306)

摘要: 针对 WiFi 6 的设备需求, 设计了一款工作在 5.15 GHz~5.85 GHz 的高线性度砷化镓异质结双极型晶体管射频功率放大器。为了保证大信号和高温下功率管静态工作点的稳定性, 采用了一种新型有源自适应偏置电路。对射频功率检测电路进行了设计和改进, 有效降低了射频系统的功耗。针对各次谐波分量产生的影响, 对输出匹配网络进行了优化。仿真结果表明: 该射频功率放大器芯片小信号增益达到了 32.6 dB; 在中心频率 5.5 GHz 时 1 dB 压缩点功率为 30.4 dBm, 功率附加效率超过 27.9%; 输出功率为 26 dBm 时, 三阶交调失真低于 -40 dBc。实测数据表明: 小信号增益大于 31.4 dB; 5.5 GHz 时 1 dB 压缩点功率为 29.06 dBm; 输出功率为 26 dBm 时, 三阶交调失真低于 -30 dBc。当输出功率为 20 dBm 时, 二次三次谐波抑制到 -30 dBc 和 -45 dBc。

关键词: 砷化镓异质结双极型晶体管; 偏置电路; 功率检测电路; 匹配网络; 高线性度

中图分类号: TN454; TN722

文献标志码: A

A Novel Design of High Linearity Power Amplifier Used in WiFi6

YAO Fengwei¹, JIAO Lingbin²

(1. School of Communication and Information Engineering,

Shanghai Technical Institute of Electronics and Information, Shanghai 201411, China;

2. School of Electronic Information, Shanghai Dianji University, Shanghai 201306, China)

Abstract: A high linearity gallium arsenide heterojunction bipolar transistor ratio-frequency power amplifier operating at 5.15 GHz~5.85 GHz is designed to meet the equipment requirements of WiFi 6. In order to ensure the stability of the static operating point of the power transistor under high signal and high temperature, a new active adaptive bias circuit is adopted. A novel ratio-frequency power detection circuit is designed and improved to reduce the power consumption of the ratio-frequency system. The output matching network is optimized according to the influence of each harmonic component. The simulation results show that the small signal gain of the radio-frequency power amplifier chip reaches 32.6 dB. At 5.5 GHz, 1 dB compression point power is 30.4 dBm, the additional power efficiency exceeds 27.9%. When the output power is 26 dBm, the third-order intermodulation distortion is lower than -40 dBc. The measured data shows that the small signal gain is greater than 31.4 dB. At 5.5 GHz, 1 dB compression point power is 29.06 dBm. When the output power is 26 dBm, third-order intermodulation distortion is lower than -30 dBc. The second and third harmonic component are suppressed to -30 dBc and -45 dBc respectively with 20 dBm output power.

Key words: gallium arsenide heterojunction bipolar transistor; bias circuit; power detection circuit; matching network; high linearity

引言

随着无线通信技术的飞速发展, 网络容量、覆盖范围及数据传输速度也面临着越来越高的要求。无线局域网 WLAN 以其接入速率快和环境适应性强而崭露头角, 既缓解了移动蜂窝网络的巨大压力, 也进一步推动了 WIFI 技术的发展^[1-2]。基于各代半导体材料的单片微波集成电路 (MMIC) 拥有着尺寸较小、可靠性较高和一致性良好的优势, 在 WiFi 6 系统中发挥着举足轻重的作用。

为了达到系统的高线性度、良好的增益平坦度和较小的失真性能, 功率放大器偏置电路设计的优良尤其重要。但异质结双极型晶体管 (HBT) 工作在大信号模式下, 会产生自热效应, 传统的分压式偏置电路无法有效改善因 BE 结整流作用导致的 HBT 基极的电压偏移问题^[3], 为了解决上述问题, 本文设计了一种新型有源自适应偏置电路。基于厦门三安公司的 2 μ m 砷化镓 (GaAs) HBT 工艺, 采用三级放大拓扑结构, 设计了一款工作在 WiFi 6 5.15 GHz~5.85 GHz 频段的

收稿日期: 2023-02-07; 修回日期: 2023-05-06

基金项目: 上海自然科学基金 (17ZR1411100); 上海电子信息职业技术学院高层次科研启动资助项目 (GCC2023027)

引用格式: 姚凤薇, 焦凌彬. 应用于 WiFi6 的新型高线性度功率放大器设计[J]. 微波学报, 2024, 40(1): 93-98.

YAO Fengwei, JIAO Lingbin. A novel design of high linearity power amplifier used in WiFi6[J]. Journal of Microwaves, 2024, 40(1): 93-98.

射频功率放大器。针对各次谐波分量的干扰问题,优化了输出匹配网络。为了减小射频系统的功耗设计了功率检测电路,能够有效检测该放大器各输出功率所对应电压大小。

1 GaAs 工艺

GaAs 是第二代半导体材料之一,与第一代半导体器件 Si 相比,其具有高电子迁移率、高频适应性强、较大的禁带宽度和较高的注入效率。与第三代半导体器件 GaN 相比,其成本较低,并且在低电源电压的使用场景下,商用价值更大且领域更宽泛^[4]。但是由于 GaAs 是高功率密度的器件,因此它在非常狭小的空间内散发热量时会形成高热通量^[5],其导热性差,故 GaAs HBT 晶体管在大信号模式下工作时性能会恶化,对功率放大器设计的指标要求带来问题与困扰。为了有效解决静态工作点偏移的问题,本文设计与改进了一种有源自适应偏置电路,将在下一节详细叙述。

图 1 为 GaAs HBT 的横截面示意图。HBT 同双极结型晶体管(BJT)相比最大的不同之处就是 PN 结的掺杂,异质结就是由两种不同的半导体接触所形成的区域^[6]。对于 NPN 型晶体管而言,基区的掺杂浓度可以做的很高,发射区的掺杂则较低一些,这样高掺杂可以减小基极电阻大小,同样也可以减小发射结电容大小,因此改善了晶体管的频率特性和最高振荡频率^[7]。另外,GaAs HBT 晶体管的高线性度和高输出功率特性满足设备对低延迟和超高速的需求,使得 GaAs HBT 成为射频前端模组功率放大器材料的最佳选择之一。

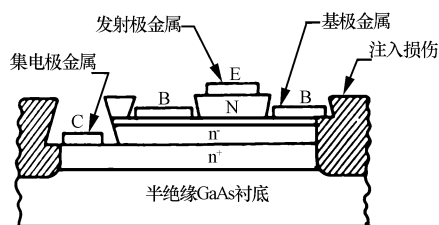


图 1 GaAs HBT 的横截面示意图

2 功率放大器设计

2.1 有源自适应偏置电路

对于功率放大器来说,决定功放状态的是其晶体管的偏置状态,偏置电路的设计不仅仅是在特定条件下为晶体管提供适当的静态工点,还能够抑制自热效应^[8],保证功放工作的稳定性。

本文提出一种如图 2 所示的新型的有源自适应偏置电路。区别于传统的两电阻分压式偏置结构,在双镜像电流源结构的基础上,增加晶体管 Q_1 和 Q_5 稳压,通过调节 R_1 、 R_2 、 R_3 、 R_7 和 R_8 的阻值大小,在抑制自热

效应的同时,能够有较好的线性性能。该偏置电路的镇流电阻 R_9 取决于在抑制自热效应和提升线性性能之间均衡而得到的最优值。整体直流偏置包含两个二极管形式连接的 Q_2 和 Q_4 , Q_1 和 Q_3 组成镜像电流源结构, Q_5 与负反馈电阻 R_8 组成稳压结构。通过调节电阻 R_2 和 R_3 可以改变晶体管 Q_1 和 Q_3 共基极电压压降,从而影响晶体管 Q_0 基极电压大小,减小静态工作点偏移。另外,电阻 R_7 对整个偏置电路的各节点的分压效果较好。

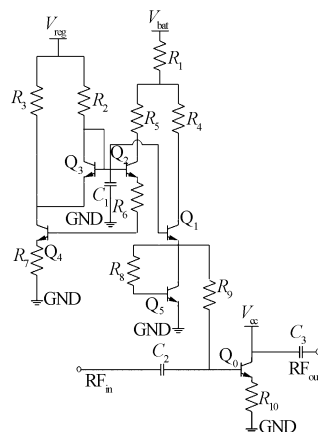


图 2 有源自适应偏置电路

随着射频输入功率的提高,功放管 Q_0 的直流电流会随之增大,由于 HBT 的自热效应以及基射结整流作用, Q_0 的基极电压 V_{b0} 将减小。同时由于部分射频泄漏到偏置电路中,经过晶体管 Q_1 ,经旁路电容 C_1 直接到地。由此可以得到,晶体管 Q_1 和 Q_3 的基极电压 V_{b1} 保持不变;泄漏功率使得晶体管 Q_1 直流电流增大,基射级整流下电压减小,导致电位 V_{e1} 被抬高,晶体管 Q_0 基极电压 V_{b0} 得到了补偿^[9]。

镜像电流源结构的改进对线性度的改善是十分有效的,在抑制自热效应和提升线性性能之间达到均衡, R_9 存在的均衡值 68Ω 可以通过电路实验及仿真得出。当 R_9 电阻值增大时,晶体管 Q_0 的基极电压增大,阻抗也随之增大,但是电流减小时,晶体管自热效应稍缓,线性性能相对降低。反之,晶体管自热效应明显提升,线性性能得到了提高。

2.2 功率检测电路

文献[10]提出了一种改进的射频功率检测电路,克服了信号摆幅不稳定的因素,采用晶体管代替传统射频功率检测电路中的二极管,增加了偏置电压,能够使得晶体管正常工作。其需检测的射频信号位于第二级放大器的输出部分,而本文所改进的射频功率检测电路如图 3 所示,位于第三级电路输出部分,同样存在射频信号摆幅不稳定的情况,为确保电路中晶体管 Q_1 、 Q_2 、 Q_3 、 Q_4 、 Q_5 和 Q_6 能够正常工作,增加了两个偏置电压,其中电容 C_2 和 C_4 将射频信号耦合到了电路

中。该射频功率检测电路结构完整,双偏置电压对各晶体管的正常工作提供了更稳定的保障,设置的旁路电容将部分泄漏的射频信号到地,防止产生更多的谐波干扰。 R_9 与 C_{13} 构成了低通滤波器拓扑结构,对低频分量进行滤除,在 $V_{\text{det_out}}$ 端口就可以检测到射频信号的功率。

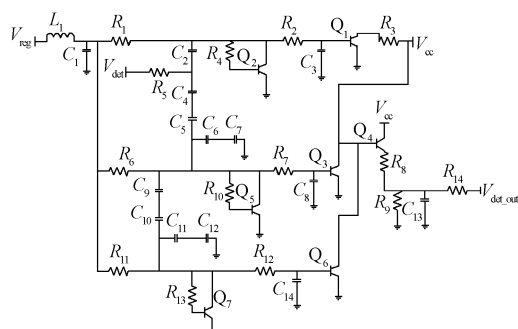


图 3 功率检测电路

2.3 匹配网络设计

功率放大器包含输入匹配网络、一二级级间匹配网络、二三级级间匹配网络和输出匹配网络。输入匹配网络采用 L 型匹配结构, 电容 C_2 既作为隔直电容, 也同 L_1 组成 L 型匹配网络。一二级级间匹配网络是由 C_4 、 C_5 、 L_3 、 L_4 组成的 CLLC 拓扑结构, 整个匹配减少了一定的损耗, 降低了匹配网络的 Q 值, 改善了电路的工作带宽。二三级级间匹配是 Π 型拓扑结构, 具有高通滤波的作用, 电容 C_7 也起到隔直的作用, 整个结构提高了电路整体的稳定性和增益平坦度^[11]。

输出匹配网络如图 4 所示, C_8 和 L_{10} 串联组成 S_1 组合、 C_9 和 L_{11} 串联组成 S_2 组合、 C_{10} 和 L_{13} 串联组成 S_3 结构、 C_{12} 和 L_{15} 串联组成 S_4 组合以及 C_{11} 和 L_{14} 并联组成 TANK 结构。此外, 电感 L_9 、 L_{12} 以及隔直电容 C_{13} 组成整个输出匹配网络拓扑结构。整体输出匹配网络不仅拓宽了带宽, 还提升了增益平坦度, 同时抑制了高次谐波分量的产生。

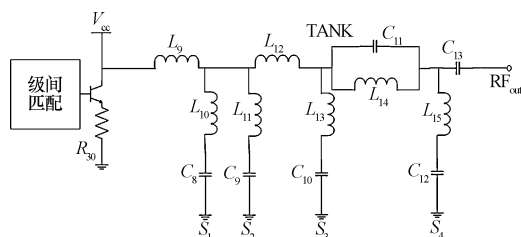


图 4 S_1 S_2 S_3 输出匹配网络

利用 Smith Chart 作阻抗匹配,得出各 S_i 和 TANK 结构处的等效电容值和等效电感值。下面对每一组串联 S_i 结构与并联 TANK 结构进行计算,并给出其输出匹配的各元件值。

$$Z_{S_i} = j\omega L + \frac{1}{j\omega C} \quad (1)$$

$$C' = \frac{c}{1 - \omega^2 LC} \quad (2)$$

$$\omega^2 LC - 1 = 0 \quad (3)$$

其中: Z_{S_i} 为串联 LC 结构的阻抗; C' 为串联 LC 结构的等效电容值。

串联 LC 滤除二次谐波需满足以下两个条件:其一,对于基波而言, S_1 和 S_2 结构处各等效为一个电容;其二, S_1 和 S_2 等效结构对二次谐波阻抗为 0;那么同样基波在 S_3 和 S_4 处也等效为一个电容,在 S_3 和 S_4 处对四次谐波阻抗为 0。最终计算可得各元件值大小: $L_{10} = 0.18 \text{ nH}$, $L_{11} = 0.33 \text{ nH}$, $L_{13} = 0.25 \text{ nH}$, $L_{15} = 0.19 \text{ nH}$, $C_8 = 1.14 \text{ pF}$, $C_9 = 0.64 \text{ pF}$, $C_{10} = 0.84 \text{ pF}$, $C_{12} = 0.27 \text{ pF}$ 。对于高频段而言,其匹配设计可以忽略较高次的谐波,影响较大的还是二、三次谐波分量,该输出匹配拓扑结构可以作为高谐波抑制的输出匹配网络设计。

此外,并联匹配组合 TANK 式结构对于频率为 $3f_0$ 的波来说,其阻抗为无穷大,从而起到抑制三次谐波的作用。

$$Z_{\text{TANK}} = \left(j\omega L / \frac{1}{j\omega C} \right) \quad (4)$$

$$L' = \frac{L}{1 - \omega^2 LC} \quad (5)$$

$$\omega^2 LC - 1 = 0 \quad (6)$$

其中: Z_{TANK} 为并联 LC 结构的阻抗; L' 为串联 LC 结构的等效电容值。

并联匹配组合 TANK 滤除三次谐波满足以下两个条件:其一,基波在 TANK 处等效为一个电感;其二,在 TANK 处对三次谐波阻抗为无穷大。最终计算可得各元件值大小: $C_{11}=0.12\text{ pF}$, $L_{14}=0.79\text{ nH}$ 。另外,电感 $L_9=0.18\text{ nH}$, $L_{12}=0.4\text{ nH}$, $C_{13}=1.19\text{ pF}$ 。

2.4 整体电路

图5为本文功放整体电路原理图。主要由三级放大晶体管、有源自适应偏置电路、匹配网络以及射频功率检测电路组成。为了获得较高的线性性能,电路架构整体采用三级放大拓扑结构。其中工作电压 $V_{\text{reg}} = 3\text{ V}$, $V_{\text{bat}} = 5\text{ V}$, 其集电极电压 V_{cc} 根据配置于 $4.75\text{ V} \sim 5.25\text{ V}$ 区间内可调。

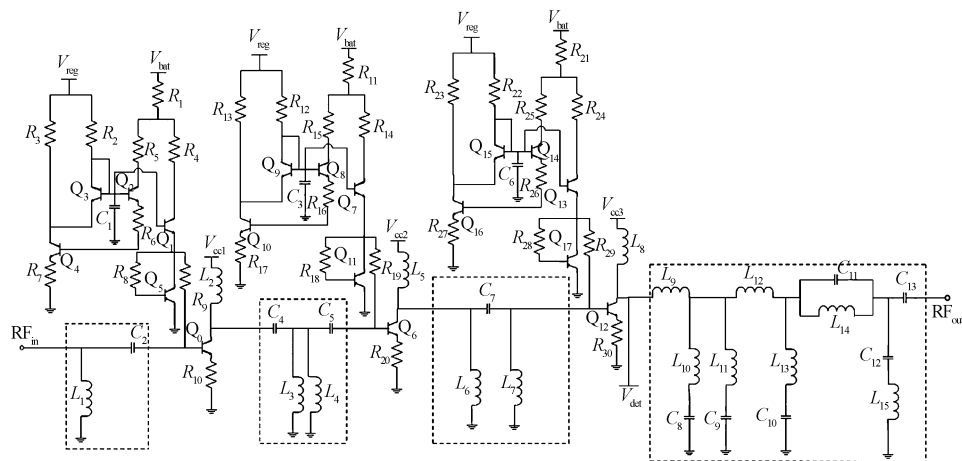


图 5 功放整体电路原理图

C_4 、 C_5 和 C_{13} 除了构成各级匹配网络,还起到隔直流通交流的作用,避免了各级电路之间相互影响。电容 C_1 、 C_3 和 C_6 起到滤波的作用。电阻 R_7 、 R_{17} 、 R_{27} 、 R_{10} 、 R_{20} 和 R_{30} 是为了增加直流负反馈,起到稳定电路的作用。

该射频功率放大器第一级偏置设计在 A 类,在保证不失真放大信号的同时,作为驱动电路,输出功率最小。第一级采用两个四指 HBT 晶体管并联,每个晶体管发射极面积 $360\text{ }\mu\text{m}^2$,发射极总面积为 $720\text{ }\mu\text{m}^2$ 。第二级也是整个放大器的驱动级,偏置在 AB 类状态下,保证后一级输出功率和增益达到所需要的目标。第二级采用四个四指 HBT 晶体管并联,每个晶体管发射极面积 $360\text{ }\mu\text{m}^2$,发射极总面积为 $1\text{ }440\text{ }\mu\text{m}^2$ 。第三级是功率级电路,工作在深 AB 类状态下,提高电路增益及线性度,在前面两级的基础上,大大提升了电路的输出功率。第三级采用十个四指 HBT 晶体管并联,每个晶体管发射极面积 $360\text{ }\mu\text{m}^2$,发射极面积达到 $3\text{ }600\text{ }\mu\text{m}^2$ 。

2.5 版图设计以及流片

在进行功率放大器的版图设计时,需要注意以下事项:功放射频电路部分应呈对称式分布,减小因路径存在差异带来的相位差,以避免线性性能指标的降低;要确保放置时,电感的位置远离射频通路的元件,因为其在高频下的寄生效应对放大器性能影响较大^[12];为了提高过流能力,元件与金属线的宽度要适当增加;适当增加 Pad 点以便后续性能的调试;为节省占用面积,可以使用多个电阻并联来代替较小的电阻。

放大器版图设计完毕后,经过不断优化,版图尺寸为 $1.58\text{ mm}\times0.84\text{ mm}\times0.085\text{ mm}$ 。版图布局完成后经过工艺设计规则检查(DRC)和版图与原理图规则检查(LVS),仿真完成后,即可进行后续产品化流程。图 6 为本文设计的功率放大器芯片图。

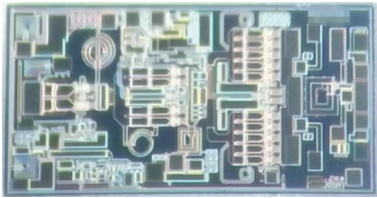


图 6 功率放大器芯片图

3 仿真与实测分析

图 7 为功率放大器 EVB 图片。芯片采用方形扁平无引脚封装(QFN),其中还有一块 PHEMT 工艺的控制芯片。射频输出通道上预留了电容和电感的位置,方便后续调试与优化性能。

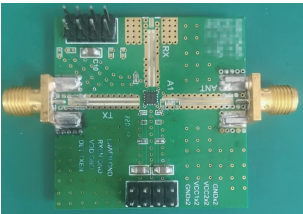


图 7 功率放大器 EVB 图

图 8 为射频功率放大器的小信号 S 参数仿真与实测结果。由图可知,在 $5.15\text{ GHz}\sim5.85\text{ GHz}$ 频段内,小信号增益的仿真结果为 S_{21} 均大于 32.6 dB , S_{12} 均小于 -55 dB ;小信号增益的实测结果为 S_{21} 均大于 31.4 dB ;S 参数仿真结果符合预期工作指标,实测结果增益降低 1.2 dB 左右,原因是存在非理想元器件以及封装影响,但是总体而言增益跌落在可接受的范围内。

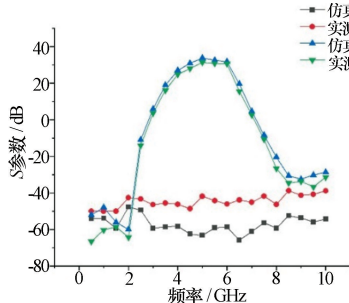


图 8 S 参数仿真与实测图

图 9 为功放 AM-AM 的仿真图。功率放大器在 5.15 GHz、5.5 GHz 和 5.85 GHz 时,输出饱和功率分别为 31.9 dBm、31.6 dBm 和 31.1 dBm,增益平坦度为 1 dB,1 dB 压缩点功率分别为 5.15 GHz 时 30.7 dBm、5.50 GHz 时 30.4 dBm 和 5.85 GHz 时 30.2 dBm。

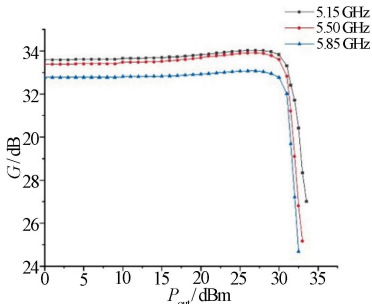


图 9 AM-AM 仿真图

图 10 为 AM-AM 的实测图。测试该数据时,为保护网络分析仪,故连接一个 20 dB 的衰减器。由图可知,在中心频率 5.5 GHz 时功率放大器输出饱和功率为 29.47 dBm,1 dB 压缩点功率为 29.06 dBm。

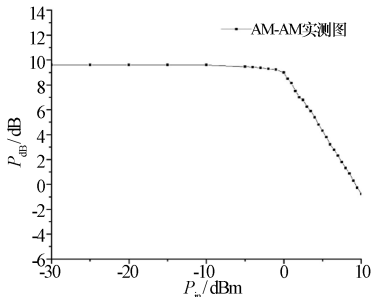


图 10 AM-AM 实测图

图 11 为功率放大器的功率附加效率 PAE 的仿真图。频点分别为 5.15 GHz、5.5 GHz 和 5.85 GHz 时,1 dB 压缩点处的 PAE 分别为 28.4 %、27.9 % 和 27.2 %,PAE 均高于 27.2 %。

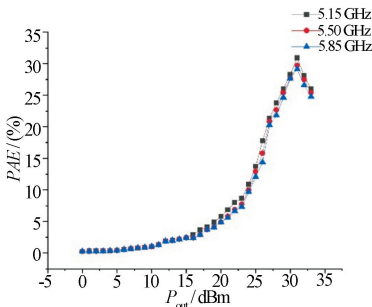


图 11 功率附加效率 PAE 的仿真数据图

图 12 为功率放大器在 5.15 GHz、5.5 GHz 和 5.85 GHz 时,三阶交调失真 (IMD3) 的仿真结果。数据显示,输出功率为 26 dBm 即从饱和功率回退约 6 dB 时,仿真数据 IMD3 值低于 -40 dBc,PAE 大于 12%。

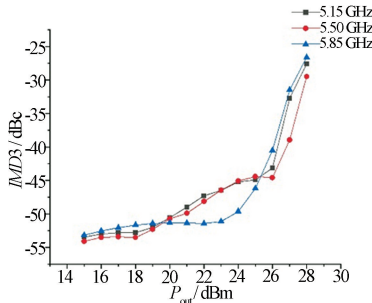


图 12 IMD3 仿真数据图

图 13 显示实测数据在相同输出功率下的 IMD3 值低于 -30 dBc。实测结果低于仿真结果是因为功放芯片受到控制器件的影响,但是实测数值依然是可观的,该功放具有良好的线性性能。

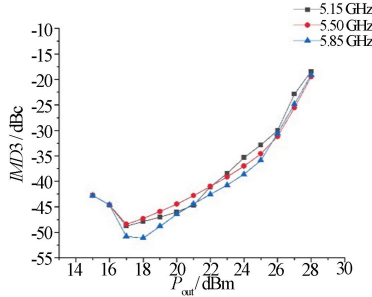


图 13 IMD3 实测数据图

图 14 为射频功率检测电路仿真结果图。该功率检测电路可以检测不同输出功率下的电压,能够检测功率放大器是否正常工作。

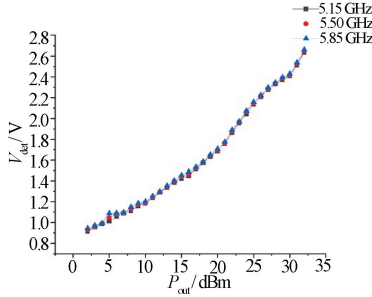


图 14 功率检测电路仿真结果图

图 15 和图 16 分别为二次与三次谐波测试结果图。当输出功率为 20 dBm 时,二次谐波分量低于 -30 dBc,三次谐波分量低于 -45 dBc,故输出匹配电路设计较优,抑制了二、三次谐波的影响,使得功放性能进一步提升。

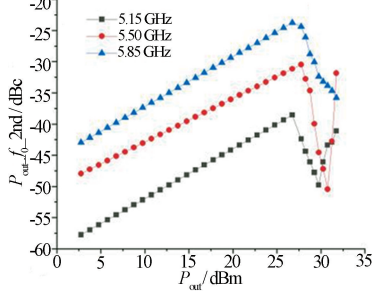


图 15 二次谐波测试结果图

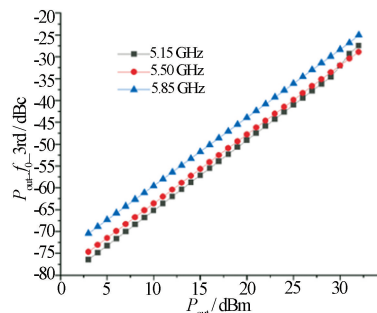


图 16 三次谐波测试结果图

4 结 论

本文设计了一款工作在 WiFi 6 5.15 GHz~5.85 GHz 频段的基于 2 μm GaAs HBT 高线性度的功率放大器芯片,尺寸为 1.58 mm $\times$ 0.84 mm $\times$ 0.085 6 mm。

该功放芯片采用 MMIC 技术,提出了一种有源自适应偏置电路,使得晶体管因自热效应导致的静态工作点偏移得到有效解决;改进了功率检测电路,降低了射频系统的功耗;并优化了匹配网络结构,提高了带宽和增益压缩,抑制了高次谐波分量。仿真结果表明:该功率放大器在 5.15 GHz~5.85 GHz 频段内,小信号增益为 32.6 dB,在中心频率 5.5 GHz 时输出饱和功率为 31.6 dBm,增益平坦度为 1 dB;1 dB 压缩点处功率为 30.4 dBm,功率附加效率 PAE 超过 27.9%;当功放的输出功率为 26 dBm 时,IMD3 低于-40 dBc。实测数据显示:当输出功率为 20 dBm 时,二次谐波小于-30 dBc,三次谐波小于-45 dBc,抑制了二、三次谐波的影响。小信号增益大于 31.4 dB;输出功率为 26 dBm 时,IMD3 低于-30 dBc。该功率放大器可以用于 WiFi6 设备的应用,具有广泛的应用前景。

参 考 文 献

[1] 齐文正,林敏,杨根庆. 基于 0.13 μm CMOS 的 WiFi 功率放大器设计[J]. 半导体技术, 2017, 42(3): 178-183

QI W Z, LIN M, YANG G Q. Design of the WiFi power amplifier in 0.13 μm CMOS[J]. Semiconductor Technology, 2017, 42(3): 178-183

[2] 邸跃红,杨旭,杨琳,等. 32 GHz~40 GHz 高耐功率 PIN 二极管限幅低噪声放大器 MMIC[J]. 中国电子科学研究院学报, 2022, 17(9): 869-874

DI Y H, YANG X, YANG L, et al. 32 GHz~40 GHz PIN diode limiter-low noise amplifier MMIC with high power capability[J]. Journal of China Academy of Electronics and Information Technology, 2022, 17(9): 869-874

[3] GALIEV G B, KLIMOV E A, PUSHKAREV S S, et al. Silicon-doped epitaxial films grown on GaAs (110) substrates: the surface morphology, electrical characteristics,

and photoluminescence spectra[J]. Semiconductors, 2020, 54(11): 1417-1423

[4] OH K, AHN H, NAM I, et al. A dual-mode InGaP/GaAs HBT power amplifier using a low-loss parallel power-combining transformer with IMD3 cancellation method[J]. Electronics, 2021, 10(14): 1-14

[5] YUE C, TANG X S, LI Y F, et al. Enhanced absorption process in the thin active region of GaAs based P-I-N structure[J]. Chinese Physics B, 2021, 30(9): 534-538

[6] 赵锦鑫. 一种基于偏置控制与反馈控制的多增益模式功率放大器[J]. 电子技术, 2021, 50(7): 17-19

ZHAO J X. A multi gain mode power amplifier based on bias and feedback control[J]. Electronic Technology, 2021, 50(7): 17-19

[7] 江元俊,王卫华,郑新. GaN 功率器件应用可靠性增长研究[J]. 微波学报, 2023, 39(1): 62-67

JIANG Y J, WANG W H, ZHENG X. Research on work reliability of GaN power devices[J]. Journal of Microwaves, 2023, 39(1): 62-67

[8] 孙引进,顾颖言,蔡晓波,等. 大功率 GaN 器件接地特性与稳定性研究[J]. 微波学报, 2022, 38(1): 62-65

SUN Y J, GU Y Y, CAI X B, et al. Research on the ground situation and stability of highly output power GaN device[J]. Journal of Microwaves, 2022, 38(1): 62-65

[9] 南敬昌,余航,高明明. 双波段射频功率放大器理论与设计[J]. 微波学报, 2019, 35(6): 49-55

NAN J C, YU H, GAO M M. Theory and design of dual-band RF power amplifier[J]. Journal of Microwaves, 2019, 35(6): 49-55

[10] 堵沈琪,陈亮,李丹,等. 5 GHz~6 GHz 自适应线性化偏置 InGaP/GaAs HBT 功率放大器[J]. 电子元件与材料, 2020, 39(3): 59-64

DU S Q, CHEN L, LI D, et al. 5 GHz~6 GHz InGaP / GaAs HBT power amplifier with adaptive line arization bias circuit[J]. Electronic Components and Materials, 2020, 39(3): 59-64

[11] ZHENG R Q, ZHANG G H, YU K, et al. A 5.7 GHz~6.4 GHz GaAs HBT power amplifier with a gain enhanced bias circuit[J]. Chinese Journal of Electronics, 2017, 26(3): 502-507

[12] REFAI W Y, DAVIS W A. A highly efficient linear multi-mode multiband class-J power amplifier utilizing GaAs HBT for handset modules[J]. IEEE Transactions on Microwave Theory and Techniques, 2020, 68(8): 3519-3531

姚凤薇 女,1979 年生,博士,研究员。主要研究方向:微波天线与集成电路设计研究。
E-mail: jojoyao@163.com